

E5568

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-111768

(43)Date of publication of application : 23.04.1999

(51)Int.Cl. H01L 21/60  
H01L 21/52  
H01L 21/56

10917 U.S. PTO  
09/698185  
10/36/00

(21)Application number : 09-266641

(71)Applicant : NEC CORP

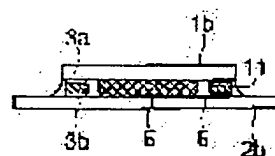
(22)Date of filing : 30.09.1997

(72)Inventor : KYOGOKU YOSHITAKA

**(54) MANUFACTURE OF SEMICONDUCTOR DEVICE****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide a method for manufacturing a low-cost and high-reliability semiconductor device.

**SOLUTION:** A semiconductor device is formed by mounting a semiconductor chip 1b on the surface of substrate 2b, on which electrode pads 3b are formed. In a method for manufacturing such a semiconductor device, the part of the substrate on which no electrode pad is formed is coated with thermosetting resin for a spacer in a form of dots. The semiconductor chip 1b is mounted on the substrate though the resin 6 for spacer and is heated to a temperature higher than the setting temperature of the resin 6 for the spacer. After the resin 6 for the spacer has been set, the clearance between the semiconductor chip and the substrate without resin 6 for spacer is filled with sealing resin 5, and the resin 5 is set. In this step for coating, the amount of resin for the spacer is set in such a way that the resin does not cover the electrode pads 3a of the substrate after the chip has been mounted.

**LEGAL STATUS**

[Date of request for examination] 30.09.1997

[Date of sending the examiner's decision of rejection] 30.05.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

E5568

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-111768

(43) 公開日 平成11年(1999) 4月23日

(51) Int.Cl.<sup>4</sup>  
H 0 1 L 21/60  
21/52  
21/56

識別記号  
3 1 1

F I  
H 0 1 L 21/60 3 1 1 S  
21/52 D  
21/56 E

審査請求 有 請求項の数 7 O L (全 7 頁)

(21) 出願番号 特願平9-266641

(22) 出願日 平成9年(1997) 9月30日

(71) 出願人 000004237

日本電気株式会社  
東京都港区芝五丁目7番1号

(72) 発明者 京極 好孝

東京都港区芝五丁目7番1号 日本電気株  
式会社内

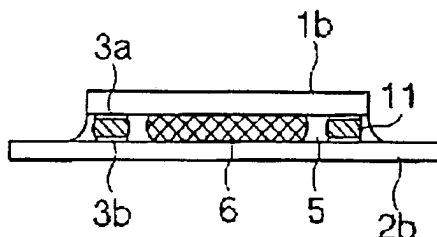
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 低コストで、信頼性の高い半導体装置の製造方法を提供する。

【解決手段】 半導体チップ1bを、基板2bの電極パッド3bが形成された面に向けて実装した半導体装置の製造方法であって、基板上の電極パッド3bがない部分に熱によって硬化するスペーサ用樹脂を点状に塗布する工程と、半導体チップ1bをスペーサ用樹脂6の上から基板上に搭載し、半導体チップ1bをスペーサ用樹脂6の硬化温度以上に加熱する工程と、スペーサ用樹脂6の硬化後、半導体チップと基板との間のスペーサ用樹脂で満たされていない隙間に封止用樹脂5を流し込み硬化させる工程とを含み、塗布工程では、スペーサ用樹脂が搭載工程後に基板の電極パッド3aにかからない量で塗布される。



## 【特許請求の範囲】

【請求項1】 表面に電極パッドが形成された半導体チップを、前記電極パッドに接続する電極が形成された基板に実装して構成される半導体装置の製造方法において、

前記半導体チップを前記基板上に搭載する前に、前記基板の前記半導体チップが実装される面に液状樹脂を、搭載後に該液状樹脂が前記半導体チップの電極パッドの部分に達しない量で塗布し、その塗布後、前記液状樹脂の上から前記半導体チップをフェースダウンにより前記基板上に搭載し、前記液状樹脂を硬化しながら前記半導体チップの電極パッドを前記基板の電極に接続することを特徴とする半導体装置の製造方法。

【請求項2】 前記フェースダウンにより前記半導体チップを前記基板上に搭載した後、前記半導体チップの電極パッドと前記基板の電極とを、熱によって溶融する導電性物質によって接続し、前記液状樹脂は前記導電性物質を溶融するときに加えられる熱によって硬化することを特徴とする請求項1に記載された半導体装置の製造方法。

【請求項3】 前記導電性物質は、前記半導体チップが前記基板上にフェースダウンにより搭載される前に、予め前記半導体チップまたは前記基板の少なくとも一方に供給されることを特徴とする請求項2に記載された半導体装置の製造方法。

【請求項4】 半導体チップを、基板の電極パッドが形成された面に向けて実装した半導体装置の製造方法において、

前記基板上の電極パッドがない部分に熱によって硬化するスペーサ用樹脂を点状に塗布する工程と、

該半導体チップを前記スペーサ用樹脂の上から前記基板上に搭載し、前記半導体チップを前記スペーサ用樹脂の硬化温度以上に加熱する工程と、

前記スペーサ用樹脂の硬化後、前記半導体チップと前記基板との間の前記スペーサ用樹脂で満たされていない隙間に封止用樹脂を流し込み硬化させる工程とを含み、前記塗布工程では、前記スペーサ用樹脂が前記搭載工程後に前記基板の電極パッドにかからない量で塗布される半導体装置の製造方法。

【請求項5】 表面に電極パッドが形成された半導体チップを、前記電極パッドに接続する電極が形成された基板に実装して構成される半導体装置の製造方法において、

前記半導体チップの電極パッド及び前記基板の電極の少なくとも一方に熱によって溶融する導電性物質を供給する工程と、

前記基板上の電極パッドがない部分に熱によって硬化するスペーサ用樹脂を塗布する工程と、

前記半導体チップを前記導電性物質が溶融し前記スペーサ用樹脂が硬化する温度以上に加熱しながら、該半導体

チップを前記スペーサ用樹脂の上から前記基板上に搭載し、前記半導体チップの電極パッド及び前記基板の電極を接続する工程と、

前記接続工程後、前記半導体チップと前記基板との間の前記スペーサ用樹脂で満たされていない隙間に、封止用樹脂を流し込み硬化させる工程とを含み、

前記塗布工程では、前記スペーサ用樹脂が前記接続工程後に前記基板の電極部分にかからない量で塗布される半導体装置の製造方法。

10 【請求項6】 表面に電極パッドが形成された半導体チップを、前記電極パッドに接続する電極が形成された基板に実装して構成される半導体装置の製造方法において、

前記半導体チップの電極パッド及び前記基板の電極の少なくとも一方に熱によって溶融する導電性物質を供給する工程と、

前記基板上の電極パッドがない部分に熱によって硬化するスペーサ用樹脂を塗布する工程と、

20 前記半導体チップを前記スペーサ用樹脂の上から前記基板上に搭載する工程と、

前記半導体チップを搭載した前記基板を、前記導電性物質が溶融し前記スペーサ用樹脂が硬化する温度以上に加熱しながら、前記半導体チップの電極パッド及び前記基板の電極を接続する工程と、

前記接続工程後、前記半導体チップと前記基板との間の前記スペーサ用樹脂で満たされていない隙間に、封止用樹脂を流し込み硬化させる工程とを含み、

30 前記塗布工程では、前記スペーサ用樹脂が前記接続工程後に前記基板の電極部分にかからない量で塗布される半導体装置の製造方法。

【請求項7】 前記スペーサ用樹脂の硬化温度は、前記封止用樹脂の硬化温度よりも高いことを特徴とする請求項4、5または6に記載された半導体装置の製造方法。

【発明の詳細な説明】

【発明の属する技術分野】本発明は、半導体装置の製造方法に関し、特に半導体チップを基板に実装するための製造方法に関する。

【0001】

【従来の技術】一般に、フリップチップ実装は、図8に示すように基板搭載時にバンパ接続により行っている。すなわち、半導体チップ1がバンパ4を介して基板2の上に実装される。また半導体チップ1と基板2の間は樹脂5で充たされる。従来、半導体チップを実装する際、バンパが潰れすぎるのを防ぐため、或いは半導体チップ面が基板面に対して傾くのを防ぐために、チップ-基板間にスペーサを挟むことが考案されている。

【0002】例えば、特開平6-232203号公報によると、絶縁物で出来た網状スペーサを使用し、半田バンプのショートと変形、及びフリップチップLSIの傾き、高さの不揃いを防いでいる。また特開平4-629

45号公報では、基板側に予めならかな傾斜を有する突起物を形成しその上にチップを載せて実装することにより、チップ-基板間の距離を一定に保っている。あるいは実開平01-057643号公報では、半導体フリップチップ表面に模擬バンブを形成し、それに対応する実装基板側には模擬接点を形成することにより、チップの傾き及び沈み込みを防止している。

【0003】

【発明が解決しようとする課題】従来の半導体チップの実装における第1の問題点は、信頼性の低下を招くことである。たとえば、実装時にスペーサを半導体チップと基板との間に挟む従来例の場合、スペーサが剛性を持つため、チップ実装時の加重によりチップ表面を破壊する恐れがあり信頼性が低下する。また、チップ搭載時の圧力がスペーサの弾性により吸収されると、実装後に残留応力となりチップ動作時の温度上昇によって、チップ-基板接続物に引っ張り応力が掛かり信頼性が低下する。

【0004】第2の問題点は、コストが余計にかかることである。たとえば、スペーサを使用した場合、チップ-基板間のギャップが変わる度にスペーサを作り直す必要があり、コストがかかる。特に特開平6-232203号公報に記載されているように網状スペーサを使用する場合、チップ-基板間のギャップだけではなくチップが変わる度に網目を作り代える必要がある。また、特開平4-62945号公報に記載されるように基板側に突起を設ける場合、絶縁膜の印刷に用いるマスクに逃げを形成する必要があり、コスト上昇の要因となる。

【0005】第3の問題点は、設計に制約を加え、且つ実装面積の増大を招くことである。その理由は、たとえば実開平01-057643号公報に記載されるように、チップ表面に模擬バンブを形成する場合、模擬バンブ形成のための無駄なパッドを必要とするためである。また、模擬パッドがチップの傾きやチップ-基板間距離の保持に使われることを考慮すると、模擬バンブに接続する基板上の模擬接点は、チップの電極パッドがない場所に作られるので、設計上の邪魔になるからである。

【0006】本発明の目的は、チップ或いは基板の設計に制約を加えずに低コストで、チップの傾きを防ぐことができ、チップ-基板間の距離を一定に保つことにより、信頼性の高い半導体装置の製造方法を提供することにある。

【0007】

【課題を解決するための手段】上述の問題点を解決するため、本発明の半導体装置の製造方法では、スペーサに硬化収縮する液状樹脂を用い、その液状樹脂が半導体チップ搭載時に半導体チップと基板に挟まれて広がるため、その液状樹脂を電極パッドの接続部にかからない量をチップ実装前にチップ又は基板の1点以上に塗布した後、フリップチップ実装し硬化収縮する。

【0008】本発明では、半導体チップとそのチップを

搭載する基板との間に設けるスペーサとして硬化収縮する液状樹脂を用いる。液状樹脂の剛性の小ささによりチップ搭載時の荷重によってスペーサが変形可能なため、チップ表面を損傷もしくはチップに歪みを生じさせないので、信頼性を低下させない。さらにチップの基板への搭載後あるいは搭載時にチップを加熱しながらスペーサとしての液状樹脂を硬化収縮させるので、チップ-基板間距離を増す方向の力は働かないため、チップ表面の損傷が減り、信頼性が向上する。

【0009】上述の液状樹脂を用いると、塗布量とチップ搭載時の圧力を選択することにより、チップ-基板間距離が変化してもその変化した距離にチップ-基板間距離を保つことができる。そのため、要求されるチップ-基板間距離の変化に対応してスペーサを作り代える必要がないため、コスト削減になる。

【0010】チップの傾きを防止し、チップ-基板間距離を一定に保つためにスペーサを用いるのは、チップの電極パッドに偏りがある場合、特にチップセンターにのみパッドが配置されているような場合は特に必要とされる。そのため、粘度の高い液体を塗布する場所が必ず存在するため、粘度の高い液体の塗布によってチップ或いは基板の設計に何らかの制約を加えることがなく、実装面積の増大も招かない。

【0011】半導体チップをフリップチップ実装して製造される半導体装置は、チップ若しくは基板の電極パッド上に形成された導電性バンブによりチップ側電極パッドと基板側電極パッドとが接続されており、チップ-基板間にはアンダーフィル用の樹脂（例えばエポキシ系、フェノキシ系、アミン系、酸無水系、フェノール系）で封止されているのが一般的である。

【0012】本発明の半導体装置の製造方法は、封止樹脂をスペーサとして用いるため、チップの実装前にチップ又は基板の電極パッドが無い部分に塗布されたスペーサ用樹脂が、封止された樹脂中に存在する。スペーサ用封止樹脂とアンダーフィル用封止樹脂を同一のものを使用した場合、構造的な差異は見られない。しかし、スペーサ用及びアンダーフィル用樹脂に別種の樹脂を使用することも可能で、その際はチップ-基板間に2種類の樹脂が存在する。特に、チップ搭載時の熱によって、スペーサ用樹脂が突沸しボイドを形成するような場合は、ボイドが信頼性試験での不良原因になることを考慮すると、ボイドを発生しない又はしづらい樹脂を用いるべきである。但し、スペーサ用樹脂にアンダーフィル用樹脂と別種の樹脂を使用すると、膨張係数の差により温度衝撃でチップ又は基板に応力をかける恐れがある、或いはアンダーフィル用樹脂とスペーサ用樹脂の基材が違い基材同士が反応する恐れがあるなど、信頼性上問題がある場合が考えられるため、アンダーフィル用封止樹脂とスペーサ用封止樹脂は同一のもの、又は樹脂の基材が同一のものを選定するのが望ましい。ただし、硬化温度は、

アンダーフィル用樹脂の方がスペーサ用樹脂より低いものが選ばれる。

【0013】チップを基板にフリップチップ実装するために、チップ又は基板の電極パッド上に導電性バンブ（例えば、金バンブ、半田バンブ、導電性樹脂バンブ）を形成する。その後、前述のようにスペーサ用樹脂をチップを基板にフェースダウンで実装する前に点状に塗布する。スペーサ用樹脂の塗布はチップ側、基板側のどちらでもよい。チップを基板に実装する際の圧力でチップ-基板間が狭められて塗布した樹脂が広がって電極パッドを覆い、チップ又は基板に形成された導電性バンブと電極パッドとの接続を損なう可能性がある。そのため塗布するスペーサ用樹脂の量は上記のことを考慮して決定される。また、スペーサ用樹脂をポッティングする位置も電極パッド又は導電性電極材料から離れた位置にするのが望ましい。

【0014】

【発明の実施の形態】次に本発明の実施の形態について図面を参照しながら詳細に説明する。

【0015】図1は本発明の製造方法により形成される半導体装置の一つの実施の形態を示す断面図および図2は実装前の状態の斜視図である。図2に示すように、半導体チップ1bは表面に複数の電極パッド3aを有している。図1において、基板2bには、半導体チップ1bの電極パッド3aに対応したパターンで電極パッド3bがあり、これらのパッド同士がはんだバンブ11で接続されている。半導体チップ1bと基板2bの間隔はスペーサ用樹脂6によって規定されている。スペーサ用樹脂6は半導体チップ1bと基板2bに強く固着した状態になっている。また、半導体チップ1bの回路面に対する封止機能も兼ねている。

【0016】スペーサ樹脂6ならびにはんだバンブ11の周辺の、半導体チップ1bと基板2bのすき間には、封止樹脂5が充填されている。封止樹脂5は、スペーサ用樹脂6、はんだバンブ11、半導体チップ1bならびに基板2bに固着した状態になっている。

【0017】スペーサ用樹脂6と封止樹脂5は液状で、半導体チップ1bもしくは基板2b上に滴下もしくは塗付でき、かつその後の加熱で容易に硬化する材料が用いられる。また、加熱硬化する際に、樹脂中から気体が急激に沸騰してボイドを形成することがない材料であることが必要である。具体的にはエポキシ系樹脂、ポリイミド系樹脂、シリコン系樹脂、アクリル系樹脂等が用いられる。スペーサ用樹脂6と封止樹脂5は同一材料でも良いし異種材料でもよいが、互いに強く密着し、かつ膨張係数が近い材料であることが望ましい。

【0018】次に図1の半導体装置の製造方法について、図2および図3を参照して説明する。図3は図2のA-A'断面図である。

【0019】最初、半導体チップ1bの電極パッド3a

上に直径100μm程度の半田バンブ9（図3）を形成し、基板2bの電極パッド3b上に半田ペースト又はフラックス10を印刷する。次に図2に示すように基板2b上のチップ中心に当たる部分にスペーサ用樹脂6を1.0mm3程度塗布し、半導体チップ1aをフェースダウンで基板2bの上に搭載する。このとき所定の圧力が加えられる。これをリフロー炉に渡し、半導体チップ1b上の半田バンブ9と基板2b上の半田ペースト10を溶融すると同時にスペーサ用樹脂6を硬化収縮することによりチップ1bと基板2bが半田で接続され図1のはんだバンブ11が形成される。リフロー後、半導体チップ1bと基板2bとの間のすき間にアンダーフィル用封止樹脂5（図1）を毛細管現象によって充填し、封止することにより、図1の半導体装置になる。

【0020】チップ1bの電極パッド3a上に半田バンブ9を形成し、基板2bの電極パッド3b上に半田ペースト10を印刷してスペーサ用樹脂6を塗布しないでフェースダウンで搭載した後に、リフロー炉でチップ-基板間の半田を溶融して接続した場合、半田量のばらつきにより接続後のチップ-基板間距離がばらつき、特に距離が狭まる場合にはアンダーフィル用封止樹脂の封入性を劣化させる。これに対し、半導体チップ1bのフェースダウン実装前にスペーサ用樹脂6を塗布することにより、リフロー後にアンダーフィル用封止樹脂5の封入性を損なわないようにチップ-基板間距離を保つことが可能となる。

【0021】一般的に樹脂は温度上昇により粘性が低下するため、プリヒート中にチップが傾く恐れがある。このため、スペーサ用樹脂6にはリフローのプリヒート中に樹脂の硬化が開始するよう速硬型の樹脂を使用するのが望ましい。これによって半導体チップ1bを基板2bにフェースダウンで搭載したときの平行を保ったままチップ-基板間が接続される。また、チップ-基板間の支持部分が大いほどリフロー中に傾きにくくなるので、スペーサ用樹脂6の量は、チップ搭載時に広がって電極パッド3a、3bにかからない最大量に近い量を塗布している。

【0022】アンダーフィル用封止樹脂5の加熱硬化中にスペーサ用樹脂6が溶融しないよう、スペーサ用樹脂6はガラス転移点温度がアンダーフィル用封止樹脂5のそれよりも高いものを使用する。

【0023】図4は本発明の製造方法により形成される半導体装置の他の実施の形態を示す断面図および図5は実装前の状態を示す斜視図である。

【0024】半導体チップ1aは複数の電極パッド3aをチップセンターラインに有している、いわゆるセンターパッドチップである。各電極パッド3aには金バンブ7が形成されている。基板2aには、半導体チップ1aの金バンブ7に対応したパターンで電極パッド3bが形成されている。電極パッド3bと金バンブ7とは、はんだ

だ8で接続されている。

【0025】半導体チップ1aと基板2aの間隔は2つのスペーサ用樹脂6によって規定されている。スペーサ用樹脂6は半導体チップ1aと基板2aに強く固着した状態になっている。また、半導体チップ1aの回路面に対する封止機能も兼ねている。スペーサ用樹脂6、金バンプ7、はんだ8の周辺の半導体チップ1aと基板2aのすき間には封止樹脂5が充填されている。封止樹脂5はスペーサ用樹脂6、金バンプ7、はんだ8、半導体チップ1aならびに基板2aに固着した状態になってい

る。  
【0026】スペーサ用樹脂6と封止樹脂5は液状で半導体チップもしくは基板上に滴下もしくは塗付でき、かつその後の加熱で容易に硬化する材料が用いられる。また、加熱硬化する際に樹脂中から気体が急激に沸騰してボイドを形成することがない材料であることが必要である。具体的にはエポキシ系樹脂、ポリイミド系樹脂、シリコン系樹脂、アクリル系樹脂等が用いられる。スペーサ用樹脂6と封止樹脂5は同一材料でも良いし異種材料でもよいが、互いに強く密着し、かつ膨張係数が近い材料であることが望ましい。

【0027】半導体チップ1aと基板2aの間隔は封止樹脂5が流れ込む大きさが必要であり、具体的には30～100μm程度が望ましい。

【0028】次に図4の半導体装置の製造方法について、図5および図6を参照して説明する。図6は図5のB-B'断面図である。

【0029】最初、半導体チップ1aの電極パッド3a上に金バンプ7（図6）を形成し、基板2aの電極パッド3bに半田8を供給する。半導体チップ1aを基板2aにフリップチップ実装する前に、基板2aの電極パッドの無い部分にスペーサ用樹脂6を0.3mm<sup>3</sup>程度ニードルで塗布する。塗布位置は、図5のように基板のセンターに並ぶ電極パッド3bに対して対称な2点である。

【0030】スペーサ用樹脂6の塗布後、チップの加熱支持部材により裏面から半導体チップ1a全体を基板上の半田8の融点以上に加熱し、半導体チップ上の金バンプ7と基板2aに供給された半田8とが接触するように半導体チップ1aをフェースダウンで基板上に押しつける。また、このとき加熱によりスペーサ用樹脂6が硬化収縮する。これにより、半導体チップ1aを通して半田8の融点以上に加熱された金バンプ7が基板上の半田8と接触し、金バンプ7の熱で半田8が溶け、金バンプ7と半田8が金属的に結合する（いわゆる半田工法）。

【0031】その後、チップ-基板間に毛細管現象を利用してアンダーフィル用樹脂5を流し込み、加熱・硬化して図4の半導体装置が完成する。

【0032】従来通り半田工法を用いてセンターパッドチップ1aをフェースダウンで実装すると、半導体チップ

ブを加熱する部材がチップから離れる際に、半導体チップが傾きチップ端が基板に接触し、樹脂封入性を著しく損ったり、熱サイクルにより基板が膨張しチップとこすれることによりチップを破壊するという弊害があった。

【0033】しかしながら、本実施の形態では、スペーサ用樹脂6がフェースダウン接続時に半導体チップ1aと基板2aの間隔を保つだけでなく、チップが傾かないようにするのに大きく貢献している。フリップチップ実装後の半導体チップの傾きを防止するために、スペーサ用樹脂6を塗布する位置は図5に示すような2点に限らない。図7のように4点に塗布しても構わない。ただし、塗布点数が増えるに連れて、アンダーフィル前にチップ-基板間に挟まれる樹脂量が増え、半導体チップを基板2にフェースダウンで搭載する際に挟まれた樹脂6が広がって金バンプ-半田の接合性を劣化させたり、或いはパッドに対して平行に広がり、アンダーフィルの浸透を妨げる恐れがある。図4から図6ではこのことを考慮してチップの傾斜を押さえられる最小限の位置である電極パッド3b列に対称な2点にスペーサ用樹脂6を塗布している。

【0034】作製したサンプルは、半導体チップ1aに16MbのDRAM（Dynamic Random Access memory）チップを、基板2aにガラス両面基板を使用し、アンダーフィル用、スペーサ用の2つの樹脂5、6については基材は共にエポキシ系で、基材にシリカフィラーを充填した封止用樹脂である。

【0035】アンダーフィル用封止樹脂5のガラス転移点が93℃程度であるのに対し、スペーサ用樹脂6のガラス転移点は148℃と高い樹脂を使用している。スペーサ用樹脂6の塗布量は1点に0.3mm<sup>3</sup>である。このサンプルは125℃の高温放置試験、85℃、1.2atm、110℃の高温高湿試験を1000Hrパスし、-45℃～125℃の温度サイクル試験を1000サイクルパスしており、高い信頼性を持つことを確認している。

【0036】本発明の半導体装置の製造方法は、表面に電極パッドが形成された半導体チップを、電極パッドに接続する電極が形成された基板に実装して構成される半導体装置の製造方法として次のようなものであれば良い。

【0037】すなわち、その製造方法は、半導体チップの電極パッド及び基板の電極の少なくとも一方に熱によって溶融する導電性物質を供給する工程と、基板上の電極パッドがない部分に熱によって硬化するスペーサ用樹脂を塗布する工程と、半導体チップを導電性物質が溶融しスペーサ用樹脂が硬化する温度以上に加熱しながら、該半導体チップをスペーサ用樹脂の上から基板上に搭載し、半導体チップの電極パッド及び基板の電極を接続する工程と、接続工程後、半導体チップと基板との間のス

ペース用樹脂で満たされていない隙間に、封止用樹脂を流し込み硬化させる工程とを含み、塗布工程では、ペース用樹脂が接続工程後に基板の電極部分にかからない量で塗布されるものである。この製造方法では、接続工程に半導体チップを基板上に搭載するための装置に、加熱手段が必要であるが、搭載と同時に導電性物質の溶融とペース用樹脂の硬化ができるので、比較的短時間で製造が終了する。

【0038】また、他の製造方法は、半導体チップの電極パッド及び基板の電極の少なくとも一方に熱によって溶融する導電性物質を供給する工程と、基板上の電極パッドがない部分に熱によって硬化するペース用樹脂を塗布する工程と、半導体チップをペース用樹脂の上から基板上に搭載する工程と、半導体チップを搭載した基板を、導電性物質が溶融しペース用樹脂が硬化する温度以上に加熱しながら、半導体チップの電極パッド及び基板の電極を接続する工程と、接続工程後、半導体チップと前記基板との間のペース用樹脂で満たされていない隙間に、封止用樹脂を流し込み硬化させる工程とを含み、塗布工程では、ペース用樹脂が接続工程後に基板の電極部分にかからない量で塗布されるものである。この製造方法では、接続工程にリフロー炉を使用でき、半導体チップを搭載した複数の基板を同時に接続できる利点がある。

【0039】

【発明の効果】本発明の第1の効果は、信頼性が向上することである。その理由は、ペースとして液状樹脂を少量だけ塗布するため、ペースの剛性が低く半導体チップ搭載時の圧力によりチップ表面を傷つける恐れがないからである。また、チップ搭載後、液状樹脂を硬化収縮されることにより、チップ-基板接合部が離れる方向への応力がかからないことも信頼性の向上につながる。\*

\*【0040】第2の効果は、生産コストを削減できることである。その理由は、従来のペースの様に、形状が決まっているものではないので、要求されるチップ-基板間距離が変化しても、逐一ペースを作り直す必要がないためである。

【0041】第3の効果は、チップ或いは基板の設計に制約を加えないことである。その理由は、液状樹脂を塗布する位置は、電極パッドがないところでチップの傾き或いは基板間距離を保てる場所ならどこでもいいためである。

【図面の簡単な説明】

【図1】本発明の製造方法により形成される半導体装置の実施の形態を示す断面図である。

【図2】図1の半導体装置の製造方法を説明するための分解斜視図である。

【図3】図2のA-A'断面図である。

【図4】本発明の製造方法により形成される半導体装置の他の実施の形態を示す断面図である。

【図5】図4の半導体装置の製造方法を説明するための分解斜視図である。

【図6】図5のB-B'断面図である。

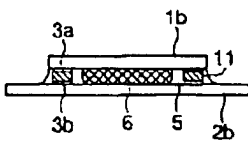
【図7】基板上に塗布されるペース用樹脂の他の塗布方法を示す斜視図である。

【図8】従来の半導体装置を示す断面図である。

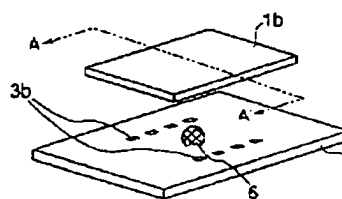
【符号の説明】

- 1 b 半導体チップ
- 2 b 基板
- 3 a 電極パッド
- 3 b 電極パッド
- 5 封止樹脂
- 6 スペース用樹脂

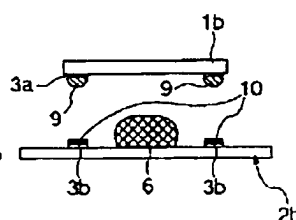
【図1】



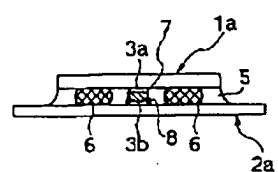
【図2】



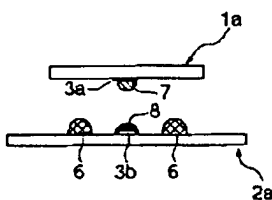
【図3】



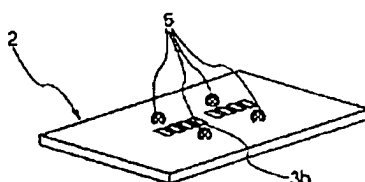
【図4】



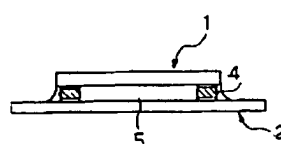
【図6】



【図7】



【図8】





(7)

特開平 11-111768

JC917 U.S. PRO  
 09/698185  
 10/30/00

【图 5】

